

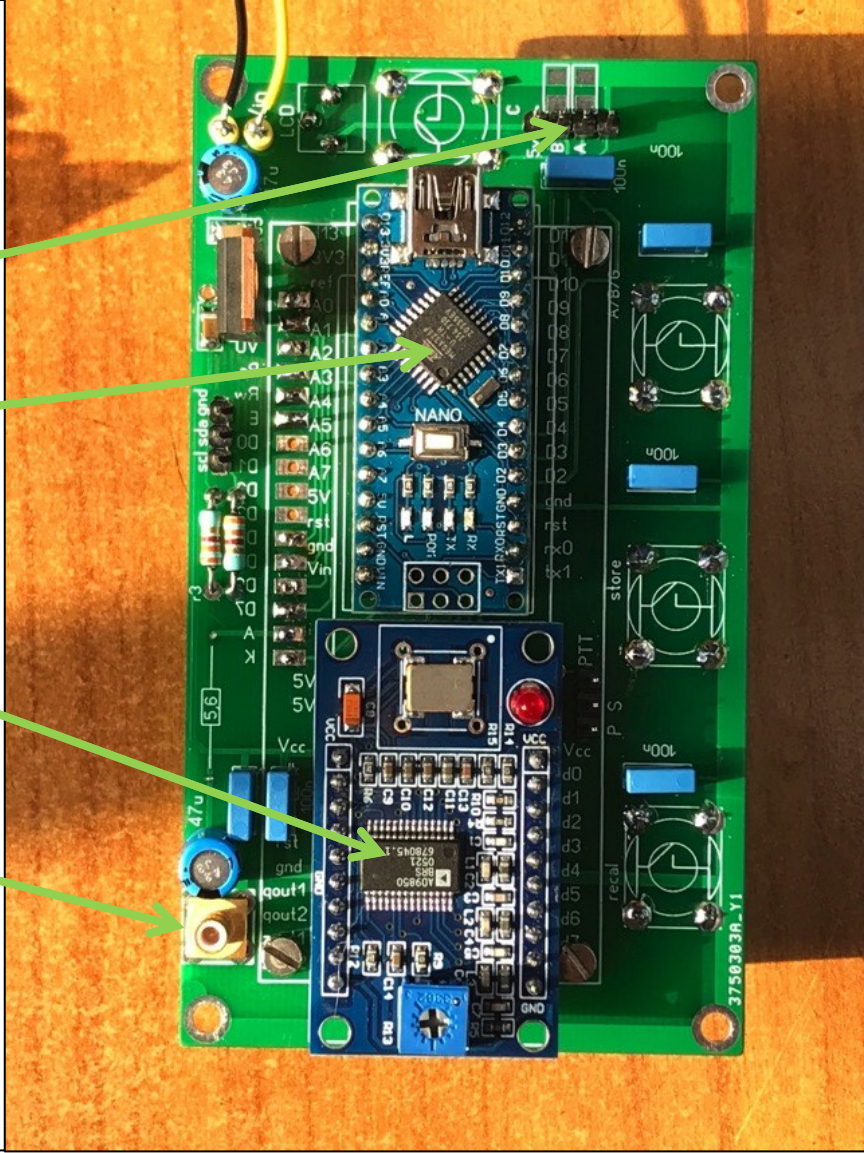
Hoe los je het stabiliteitsprobleem op van de afstemming van oude transceivers en zelfbouwprojecten?

HERMAN PAOVRE

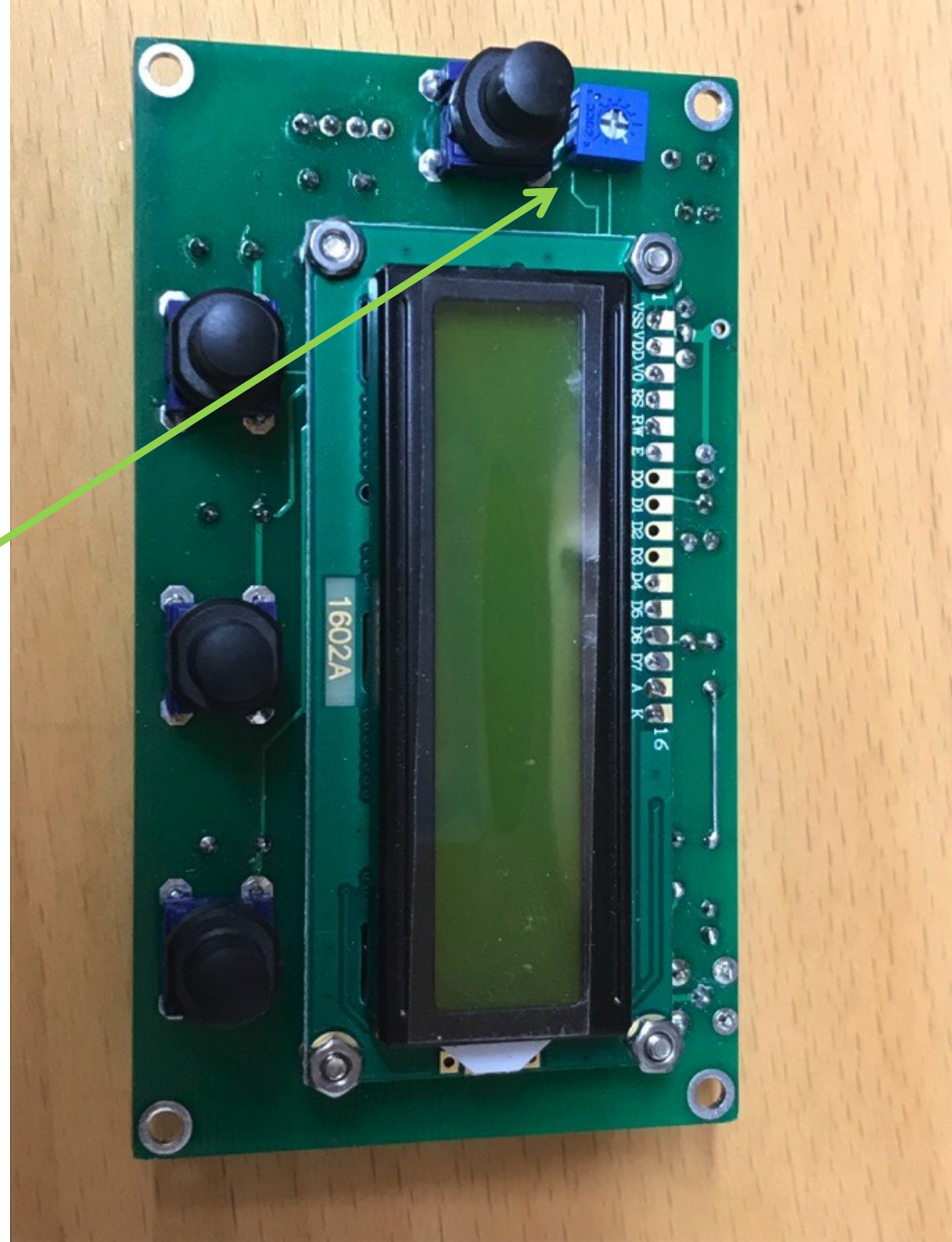
Oriëntatie

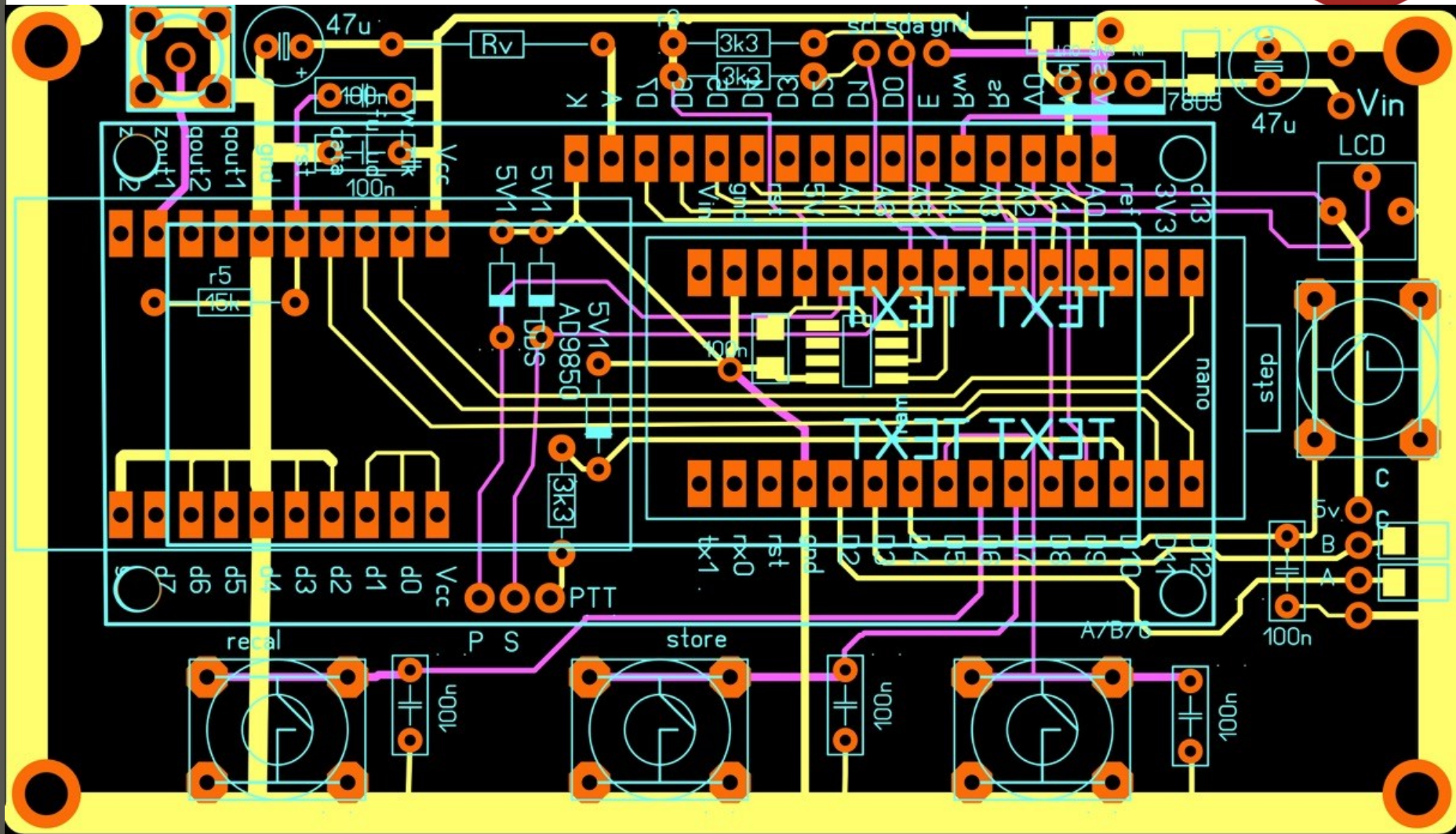
- Verloopt uw oude set ook zo ?
- Kristal gestuurde (dump) set.
- Beste van 2 werelden:
 - digitale oplossing + processor.
 - DDS. (Direct Digital Synthesizer)
 - Martin PE1BIW ontwerp.
 - onderzoek, print.

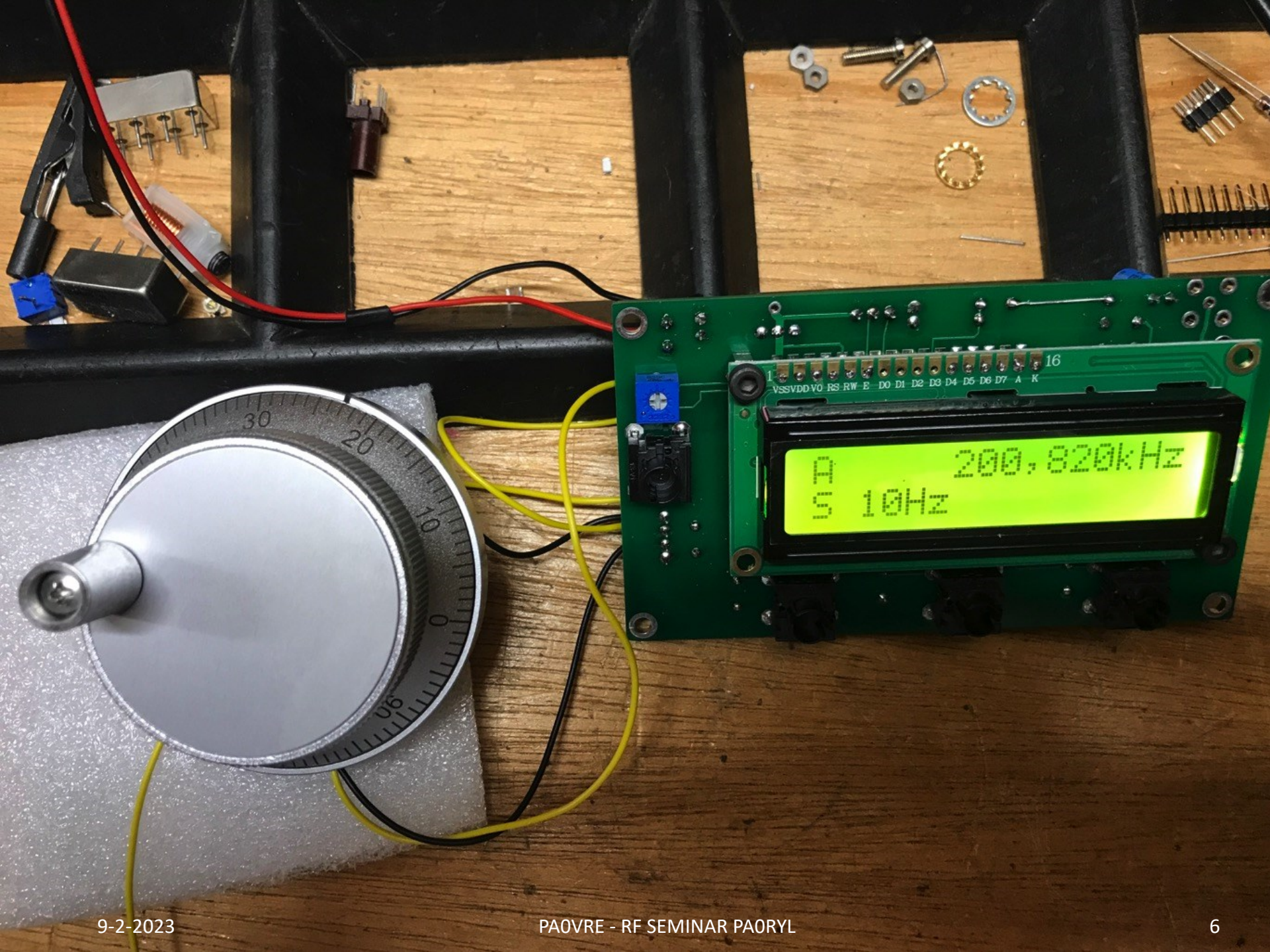
- Interface voor rotary encoder
- Arduino Nano
- DDS module
- FRAM
- RF uitgang -8dBm



- Aflees instelling LCD
- LCD display
- 4 drukknoppen







Diverse toepassingen

- Deze DDS is met (kleine) aanpassingen in de software bruikbaar voor meerdere toepassingen zoals de TR7 van Drake, hier zijn er inmiddels 4 van in gebruik.
- middenfrequent offset verrekenen in uitlezing.
- DDS frequentie kan verschillend zijn bij TX en RX indien nodig.
- Uitlezing en afstemming kan tegenlopend zijn.
- Enz. Enz., het is allemaal een kwestie van software maar moet wel gemaakt worden.

Eigenschappen

- 99 geheugenplaatsen voor opgeslagen frequenties
- VFO A en B en stappen door geheugen.
- In geheugen modus door geheugens heen stappen mbv afstemknop.
- Stapgrootte van de afstemming instelbaar 10-100-1k. (andere grootte mogelijk maar niet geïmplementeerd)

Techniek

- Samenstelling DDS
- architectuur DDS.
- Hoe werkt het?
- Rekenvoorbeeld.

DDS architectuur

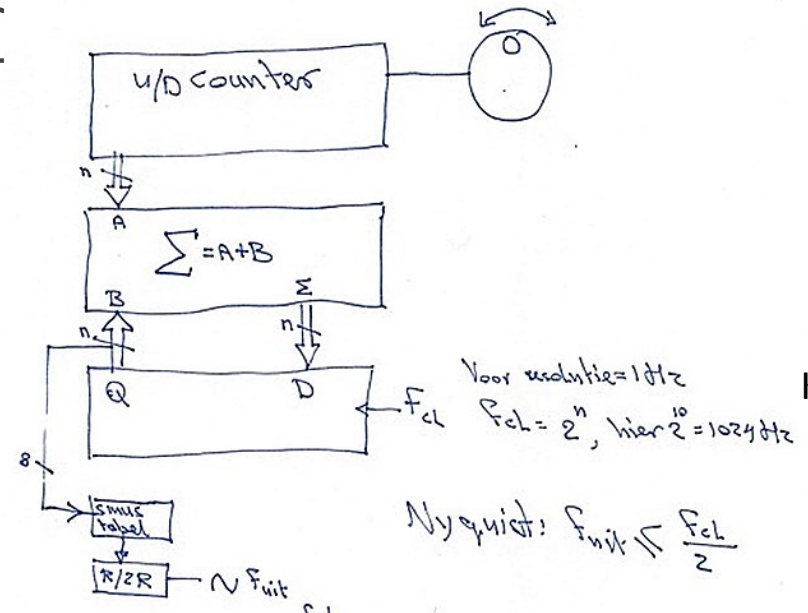


Register met tuningdata

Sommator

Data latch

Sinustabel + R/2R netw.



Kristal osc. Lage fase ruis

$$n = \lceil \log_2(1024) \rceil = \frac{10 \log_{10}(1024)}{10 \log_{10}(2)} = 10 \text{ [bits]} \Rightarrow n \times \log_2(2) = 10 \log_2(F_{cl})$$

Voor 1Hz res.

AD 9850 = 32 bits

$$32 \times \log_2(2) = \log_2(F_{cl}) \Rightarrow F_{cl} = 2^{(32 \log_2(2))} = 4294,96 \text{ MHz}$$

$$F_{cl} = 125 \text{ MHz} \rightarrow \text{resolutie} = \frac{125 \cdot 10^6}{4294,10^6} \approx 0,03 \text{ Hz}$$

$$F_{uit} = A \cdot \frac{F_{cl}}{2^n} \quad \text{Resolutie} = \frac{F_{cl}}{2^n} = \frac{125 \cdot 10^6}{2^{32}} = 0,03 \text{ Hz}$$

A is een 32 bits getal voor de AD9850

Feb 2023
PAOVRE



Enige specificaties van de AD9850

- F_{klok} max.=125MHz
- 32 bits brede structuur
- 10 bits DAC aan uitgang
- SFDR :

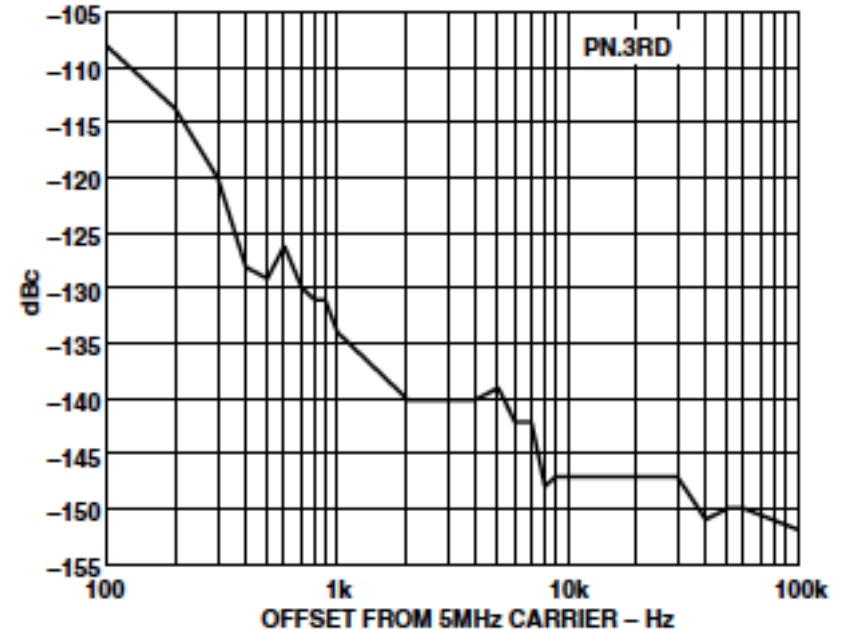
>54dB @ 40MHz;

>58dB@20MHz;

>72dB@1MHz;

in Nyquist bandbreedte
gemeten en 125MHz klok.

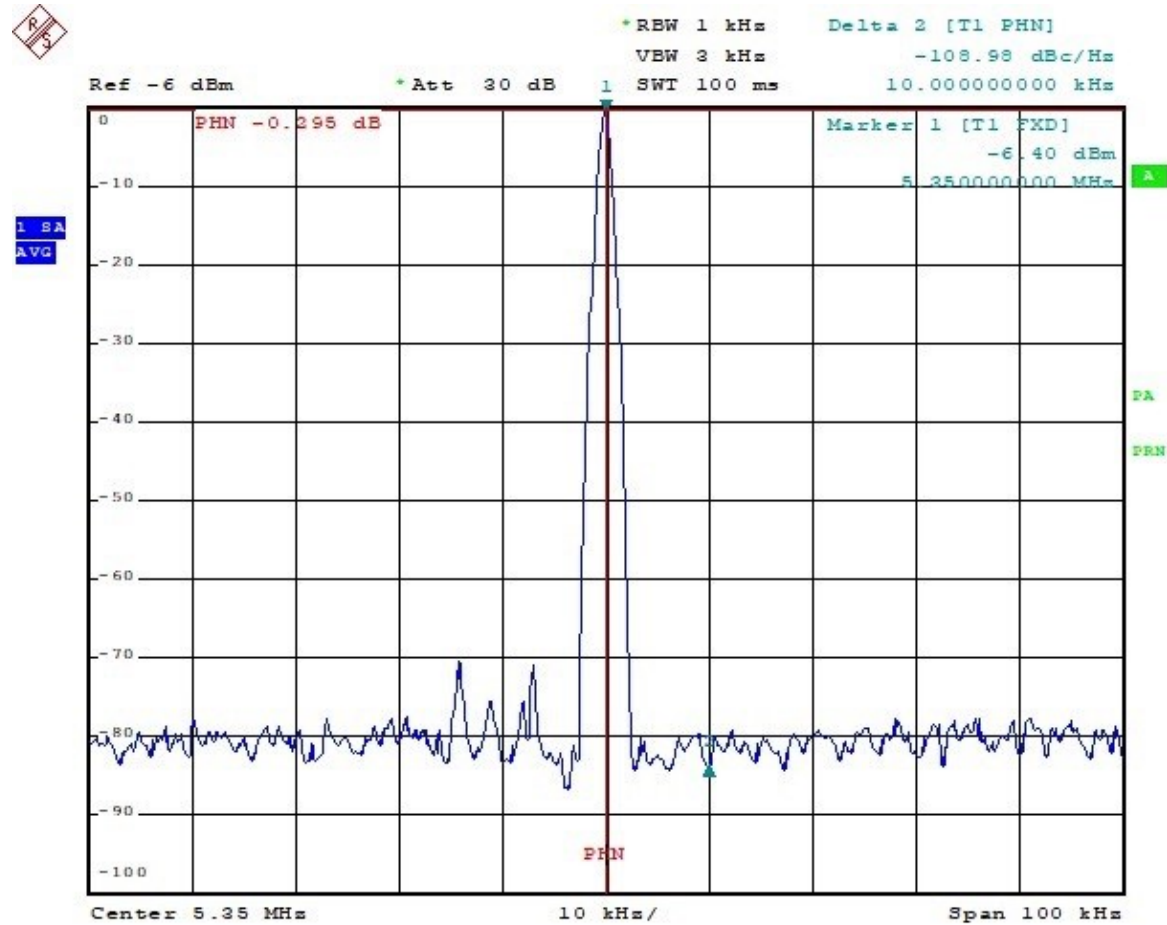
Faseruis 9850



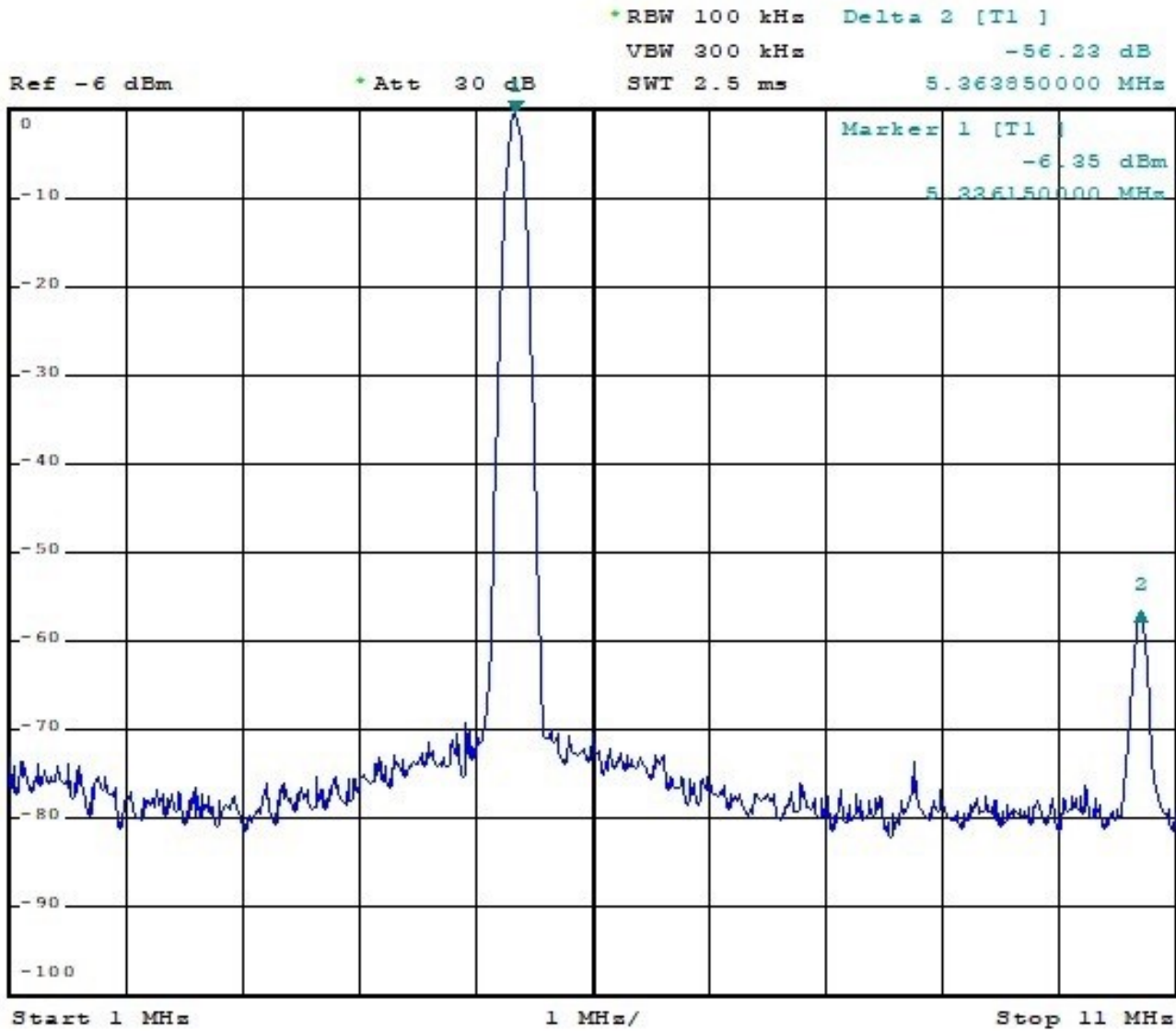
TPC 6. Output Residual Phase Noise (5 MHz A_{OUT} /125 MHz CLKIN)

Faseruis en spectrale reinheid

De gemeten waarde is die van de spectrum analyser, de DDS is veel beter!



Comment: A:BFG135_80mA
 Date: 30.JAN.2023 09:00:39



Comment: A:BFG135_80mA
Date: 30.JAN.2023 08:57:38

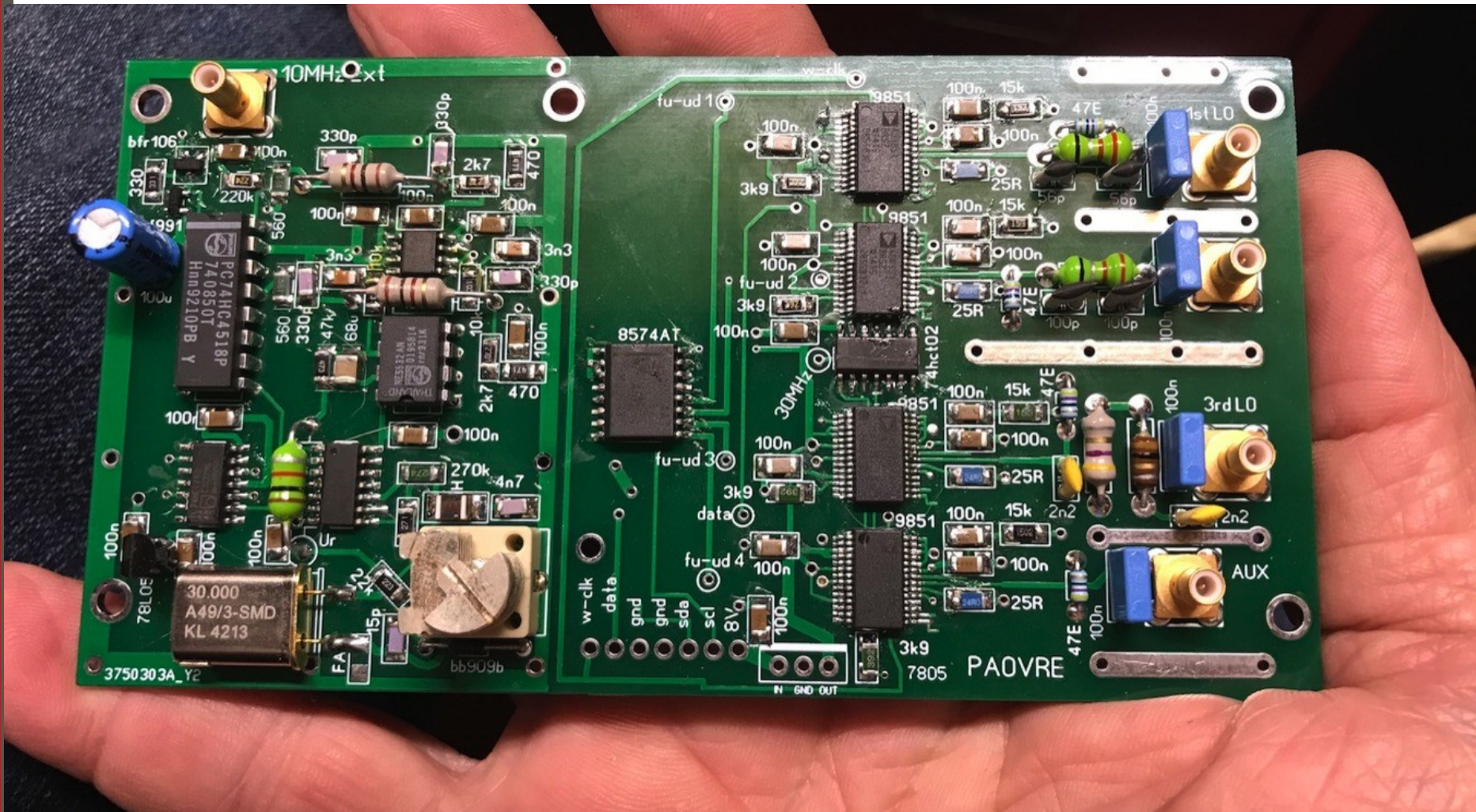


Note:

- De faseruis van de AD9850 is direct afhankelijk van de kwaliteit van de **gebruikte** klok oscillator!
- Een bekende spreuk uit de telecomwereld is: “ garbage in, garbage out” !

Voorbeeld van een toepassing voor een HF transceiver

- Dubbelsuper met BFO vereist 3 frequenties, eerste, 2^e oscillator en BFO.
- Nog een extra frequentie voor externe toepassing, b.v. Aansturing van een oscillatortrein voor een SHF toepassing .
- Dan krijg je dit:



Nieuwe toepassingen

Robert PAORYL heeft voor zijn DDS een unieke toepassing vormgegeven samen met o.a. Martin.

Dank voor uw aandacht.

Vragen???